

## Initiation à la pratique de l'électronique

**LES REGISTRES A DECALAGE**

**D**ANS cet article nous nous proposons de définir ce qu'est un registre à décalage, d'en montrer l'utilité et d'expliquer son fonctionnement.

Les registres à décalage ont une grande importance dans les ordinateurs et en automatisme. Ils sont constitués de cellules de mémoire dans lesquelles transitent des informations binaires.

Cette cellule de base étant une bascule nous commencerons par un bref rappel sur le fonctionnement de la bascule D, la plus utilisée dans les registres à décalage intégrés.

Le lecteur pourra, s'il le désire, réaliser un registre à décalage et le transformer en compteur en anneau.

**Qu'appelle-t-on registre ?**

Dans les ordinateurs une des parties les plus importantes est la mémoire centrale. C'est un dispositif permettant de conserver des informations binaires et de les restituer au moment voulu.

Un registre est une mémoire temporaire capable d'enregistrer des résultats partiels d'opérations élémentaires, pour effectuer ensuite des opérations plus complexes sans faire appel à la mémoire centrale de l'ordinateur.

Par exemple, en tapant sur le clavier un chiffre quelconque, celui-ci est tout d'abord introduit dans le registre d'entrée avant que l'opérateur donne une instruction à propos de ce chiffre.

Un registre, tout comme une mémoire digitale, est composé de cellules, chaque cellule pouvant retenir un bit. Cette cellule élémentaire peut

être constituée par un bistable.

Un registre à décalage est un registre dont le contenu peut être décalé vers la droite ou vers la gauche. C'est un élément essentiel dans les calculateurs. Pour emmagasiner soit un chiffre composé de six nombres binaires, soit un mot codé en six bits, le

registre à décalage doit être constitué d'un alignement d'au moins six bistables. Cette information digitale enregistrée pourra être décalée soit vers la droite soit vers la gauche chaque fois que le registre à décalage reçoit une impulsion de commande.

**Comment fonctionne un registre à décalage**

Reprenons l'exemple de l'addition binaire. Nous voulons additionner deux nombres de 4 bits, et supposons que le premier de ces nombres soit  $(1011)_2$ . Cette valeur doit être enregistrée dans cette mémoire temporaire qu'est un registre, afin d'être ensuite envoyée à l'ad-

ditionneur pour le traitement. Ce registre doit comporter au moins 4 cellules élémentaires (4 bistables) qui ont d'abord été vidées de leur contenu par une remise à zéro (fig. 1(a)). Une première impulsion de commande appliquée au registre fait passer le premier bit dans la cellule de droite (b). Une deuxième impulsion fait rentrer le deuxième bit (un zéro) tandis que le premier bit se décale vers la gauche.

Après l'envoi de la quatrième impulsion de commande, le nombre binaire est enregistré et est prêt à être envoyé à l'additionneur (fig. 2). Si une impulsion de commande est encore appliquée au registre à décalage, elle fera sortir le premier bit (fig. 3).

Si le dernier bistable est

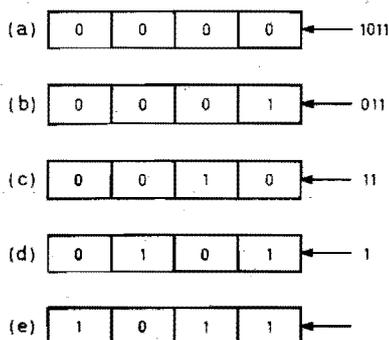


Fig. 1. — Fonctionnement d'un registre à décalage.

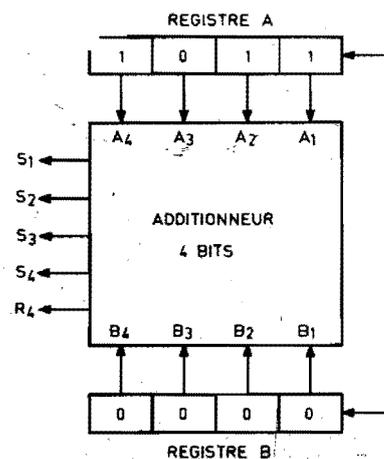


Fig. 2. — Les deux nombres à additionner sont d'abord enregistrés dans les registres A et B.

relié au premier, on a une mémoire circulante, le nombre est gardé en mémoire et sera utilisé plus tard (fig. 4).

Si un voyant est relié à chaque cellule de plusieurs registres à décalage, on imagine qu'il est facile de réaliser une enseigne lumineuse mouvante. De même, comme nous le verrons plus loin, certains compteurs sont composés de registres à décalage.

Pour l'instant faisons une première conclusion à propos des registres à décalage : ils sont constitués de bistables mis en série. Ils doivent comporter une remise à zéro, et une commande d'avancement. Ils peuvent présenter une entrée série et une sortie série comme celui de la figure 1. Certains ont une entrée série et une sortie parallèle comme dans l'exemple de la figure 2. On les appelle parfois « registre à décalage à écriture série et lecture parallèle » ou encore « convertisseur série-parallèle ».

### La bascule D

Le circuit de base d'un registre à décalage est une bascule (JK, RS, D, T, ...), et la presque totalité des registres à décalage intégrés sont constitués de bascules D.

Rappelons brièvement ce qu'est une bascule D. Une bascule est un montage susceptible de changer d'état binaire sur commande, et de conserver cet état jusqu'à l'apparition d'un autre signal. Par principe, une bascule a une entrée de commande, une entrée de remise à zéro et au moins une sortie (fig. 5).

Preçons l'exemple d'une bascule RS équipée de deux NOR. Si un « 1 » binaire est appliqué à l'entrée de commande S (et un « 0 » sur l'entrée R de remise à zéro), la bascule se trouve à l'état « travail » ( $Q = 1$ ). Si c'est le contraire, c'est-à-dire avec  $S = 0$  et  $R = 1$ , la bascule revient à l'état « repos » ( $Q = 0$ ).

Deux autres cas sont à considérer :  $S = 0, R = 0$  où il n'y a rien de changé, la bascule restant dans son état initial. Mais si  $S = 1$  et  $R = 1$ , il y a « indétermination », c'est une condition de fonctionnement interdite, dont le remède est de placer un inverseur entre S et R. De cette façon, si  $S = 1$ , R est forcément égal à zéro, et la bascule se trouve dans l'état travail ( $Q = 1$ ). Et si  $S = 0$ , R est égal à 1 et la bascule est à l'état de repos ( $Q = 0$ ).

L'adjonction de cet inverseur entre S et R nous amène au schéma de base de la bascule D (fig. 7) dont nous avons représenté la table de vérité : la colonne  $Q_n$  indique l'état initial de la bascule. Après application d'un signal logique sur l'entrée (colonne D), le bistable change, ou ne change pas d'état (colonne  $Q_{n+1}$ ).

Une bascule D peut avoir une entrée supplémentaire (CK, H, CP ou T) permettant

de la synchroniser (fig. 8). Cette entrée, que nous appellerons CK est reliée à un circuit de déclenchement composé par les portes NAND 1 et 2. Lorsque cette entrée est à l'état logique zéro, les deux entrées de la bascule proprement dite (NAND 3 et 4) se trouvent isolées du circuit extérieur. L'information logique, reçue précédemment, se trouve ainsi protégée.

Pour pouvoir changer l'état de cette bascule D, il est nécessaire d'effectuer deux opérations simultanément : premièrement faire passer l'entrée CK à l'état haut et en même temps agir sur D, dans le but d'obtenir, à la sortie des portes de validation (NAND 1 et 2), le signal nécessaire faisant basculer ou non le bistable (NAND 3 et 4).

Enfin, un autre perfectionnement peut être apporté si on équipe la bascule proprement dite avec deux NAND à trois entrées. L'entrée P, initiale du mot anglais PRESET, met le bistable en position travail ( $Q = 1$ ) si on lui applique le niveau logique zéro. L'autre entrée CLR, abréviation du mot anglais CLEAR remet initialement la bascule à zéro ( $Q = 0$ ), si on lui applique le niveau logique zéro. En fonctionnement normal P et CLR sont au niveau 1.

Sans cette entrée CK la bascule est dite « asynchrone ». Avec cette entrée CK la bascule devient « synchrone » et peut donc être synchronisée avec un signal « d'horloge ».

Cette entrée peut être également « statique », comme dans l'exemple de la figure 8, elle est sensible au niveau de tension appliquée. Cette entrée est « dynamique » si le bistable ne bascule que sur les flancs du signal d'horloge (flancs positifs ou négatifs). La représentation schématique d'une bascule D

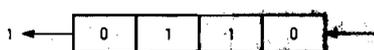


Fig. 3. — Une impulsion de commande supplémentaire fait sortir le premier bit du registre.

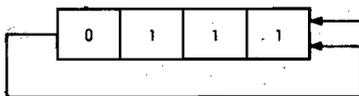


Fig. 4. — Principe de la mémoire circulante.

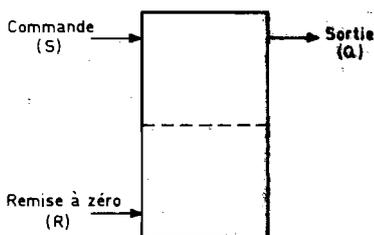


Fig. 5. — Schéma de base d'une bascule.

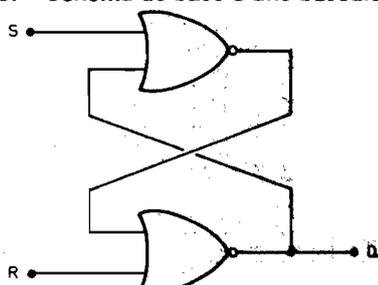
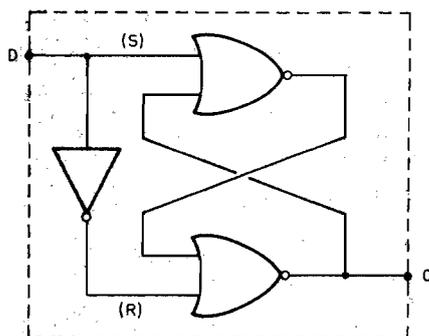


Fig. 6. — Bascule RS composée de deux portes NOR.



$Q_n$	D	$Q_{n+1}$
0	0	0
0	1	1
1	0	0
1	1	1

Fig. 7. — Bascule D avec sa table de vérité.

peut donc se faire de plusieurs façons (fig. 9).

Pour terminer ce bref rappel sur la bascule D, nous donnons sur la figure 10 le diagramme des temps des signaux sur les entrées D et CK et le signal résultant à la sortie Q. Au temps  $t_1$ , lorsque le niveau logique passe de 0 à 1, cette variation ne cause aucun effet immédiat sur le niveau de sortie. Il faut attendre le changement de 0 à 1 de l'entrée CK (temps  $t_2$ ) pour que la variation en D

soit transférée en Q. Cet effet de retard se reproduit également à la disparition du signal en D.

Cette expérience peut être réalisée facilement en utilisant comme générateur de signal d'horloge (CK) un montage à deux NAND dont la constante de temps est de l'ordre de la seconde. Le niveau logique sur D est + 5 V appliqué soit directement, soit à travers un circuit anti-rebonds (fig. 11 et 12). La bascule D peut provenir du

circuit intégré SN7474N, les portes NAND d'un SN7400N.

### Schéma d'un registre à décalage

Un tel circuit est représenté figure 13. C'est un registre consistant de 4 bascules D à entrée et à sortie série (l'entrée se faisant en  $D_1$  et la sortie en  $Q_4$ ). Ce montage est également

nommé « registre à décalage à droite » ou « vers la droite » à cause du sens de déplacement de l'information binaire. L'avancement de celle-ci étant commandé par les flancs descendants du signal d'horloge appliqué sur CK.

Le diagramme des temps est donné sur la figure 14. Il faut noter qu'au départ il est indispensable que toutes les bascules soient à l'état repos, ce qui est exécuté par la commande CLR.

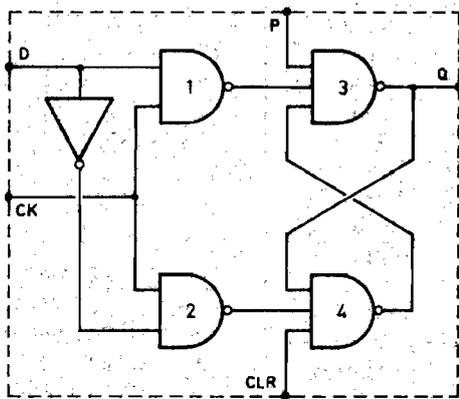


Fig. 8. - Bascule D avec circuit de validation et commandes PRESET et CLEAR.

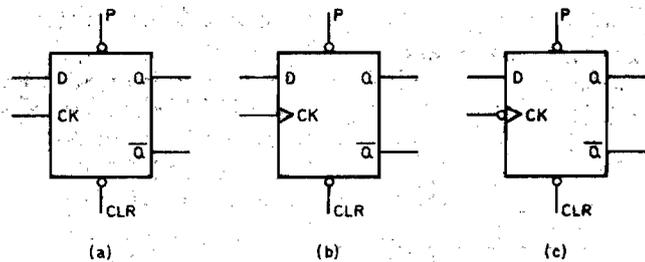


Fig. 9. - Représentation d'une bascule D asynchrone (a), synchrone basculant sur les flancs positifs (b) ou négatifs (c) du signal d'horloge.

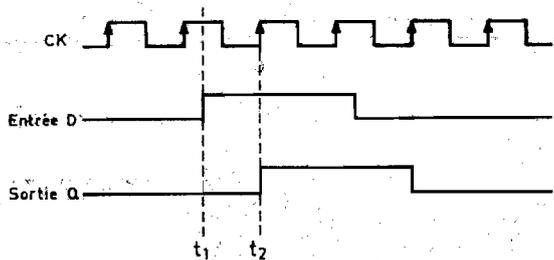


Fig. 10. - Exemple de diagramme des temps d'une bascule D.

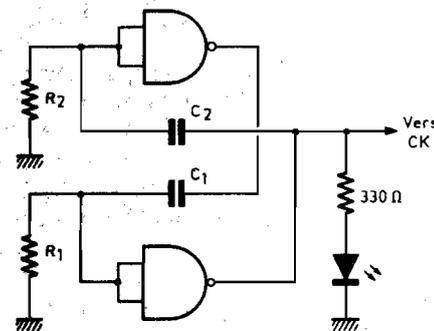


Fig. 11. - Montage astable fournissant les impulsions à l'entrée CK de la bascule ( $R_1 = R_2 = 1\text{ k}\Omega$  -  $C_1 = C_2 =$  quelques centaines de microfarads pour avoir une période de l'ordre de la seconde). La diode LED contrôle le fonctionnement de ce montage.

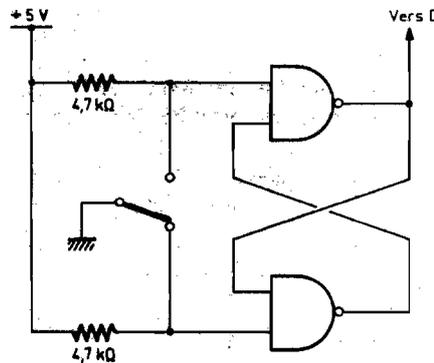


Fig. 12. - Circuit anti-rebonds.

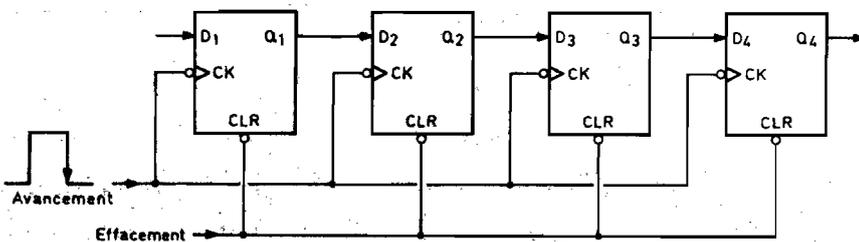


Fig. 13. - Schéma d'un registre à décalage vers la droite, composé de 4 cellules avec entrée et sortie série.

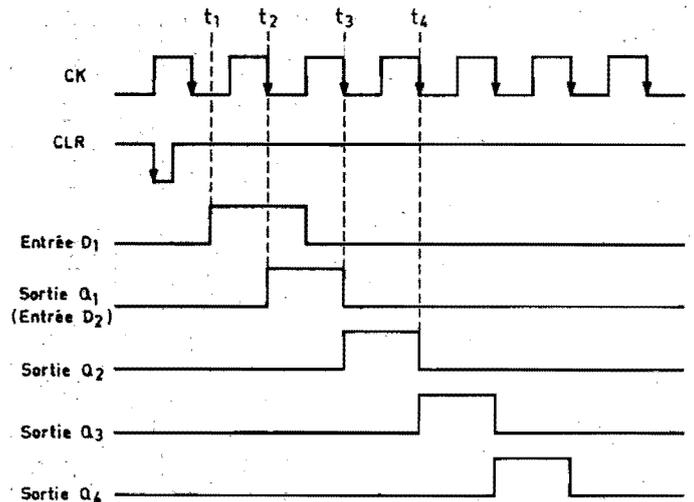
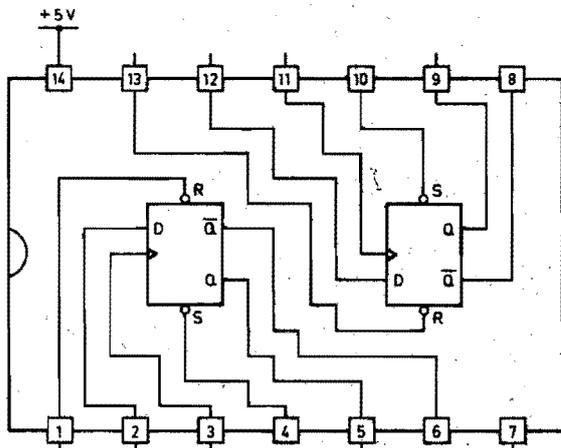


Fig. 14. — Diagramme des temps du registre à décalage.

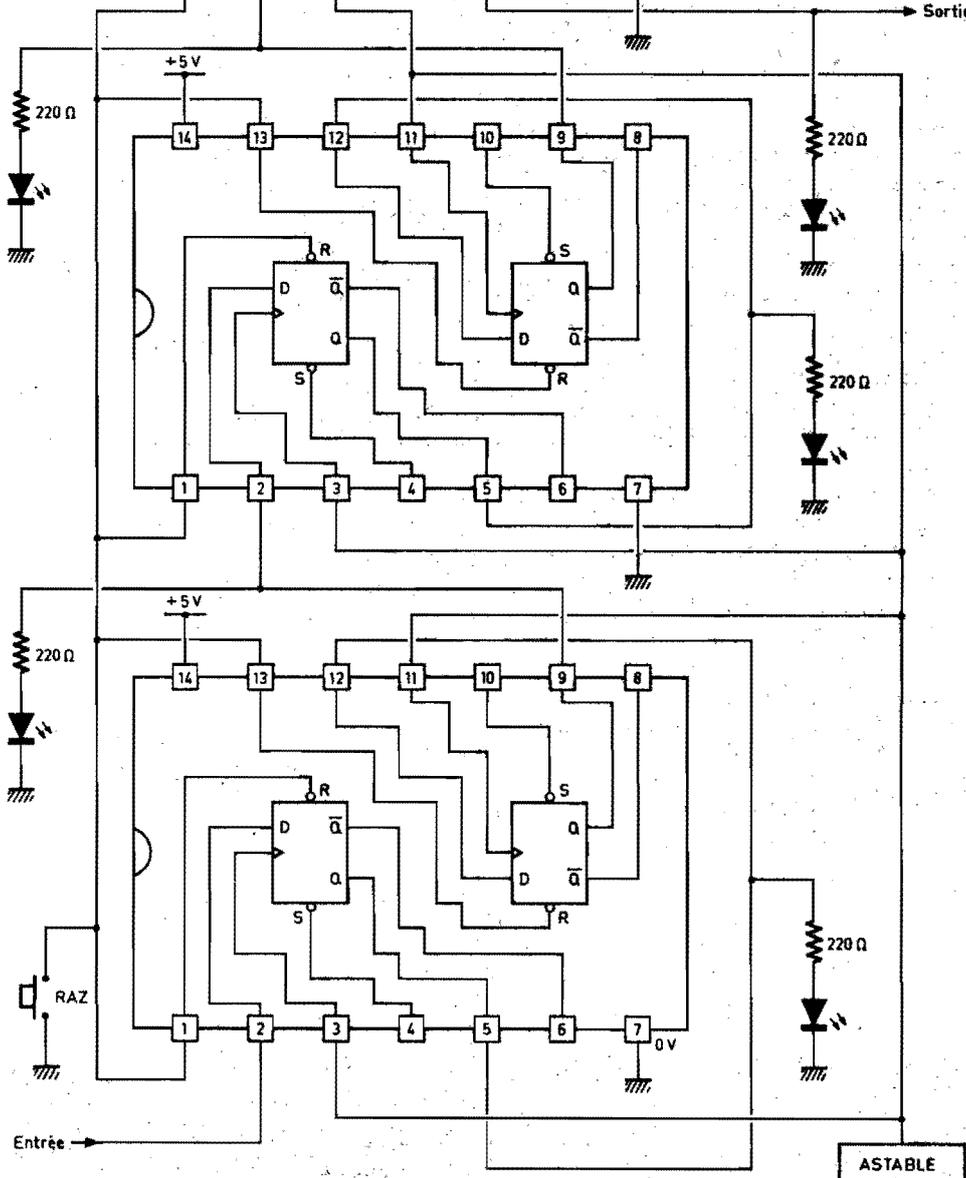


Fig. 15. — Registre à décalage composé de bascules D (SN7474N).

Au temps  $t_1$  une courte impulsion positive est appliquée à l'entrée  $D_1$ . Nous avons vu que l'état de la bascule concernée ne changera qu'à l'apparition du premier flanc négatif du signal d'horloge (sur CK), soit au temps  $t_2$ . A l'instant  $t_3$  le signal d'entrée ayant disparu, la première bascule revient à son état initial. Mais  $Q_1$  est relié à  $D_2$ , l'impulsion positive qui apparaissait sur  $Q_1$  a été prise en compte par la deuxième bascule, l'état de celle-ci va donc changer, au moment  $t_3$ . En  $t_3$  cette deuxième bascule revient à l'état repos et entre-temps l'information a été transmise à la troisième bascule. De cette manière, le signal binaire traverse le registre à décalage.

Une remarque importante doit être faite concernant le basculement de la deuxième bascule au temps  $t_3$ .

Entre les temps  $t_2$  et  $t_3$ , cette deuxième bascule prend en compte le niveau 1 provenant de la bascule précédente, elle passera donc à l'état travail dès que l'impulsion CK passera de 1 à 0 (temps  $t_3$ ). Mais au temps  $t_3$ ,  $Q_1$  revient au niveau 0. Etant donné d'une part le temps de propagation dans les circuits logiques, et d'autre part le

fait que les variations de niveau ne sont pas instantanées, la deuxième bascule ne reviendra à zéro qu'au temps  $t_4$ .

Le registre à décalage peut être expérimenté avec des circuits intégrés TTL du type SN7474N, comportant chacun 2 bascules D (fig. 15).

Nous avons dessiné le câblage de 5 bascules dans le but de réaliser ensuite un compteur à décade du type Regener.

Le rectangle marqué « as-table » représente le circuit donné figure 11. La remise à zéro peut se faire à l'aide d'un bouton-poussoir. L'entrée peut être commandée de façon manuelle à travers un circuit anti-rebonds.

### Entrée et sortie parallèles

Le schéma que nous venons de donner est à l'entrée série et à sortie série. Les registres à décalage apportant les données à l'additionneur de la figure 2 sont à entrée série et à sortie parallèle. Il existe aussi des registres à décalage ayant des entrées parallèles et des sorties parallèles, et pouvant avoir, en même temps une entrée série et une sortie série. Un exemple est donné figure 16. Les 4 entrées parallèles pourraient être connectées à un « bus » de microprocesseur. Les signaux binaires sur les entrées A, B, C et D n'arrivent aux bascules que si une impulsion de transfert est ap-

pliquée aux portes NAND 1 à 4. La sortie de ces NAND est connectée à l'entrée P (PRESET) des bascules. Elle est aussi reliée à l'entrée CLR (remise à zéro) à travers une autre porte NAND, réalisant l'inversion du bit. Ainsi, dans le cas où A est au niveau haut, dès l'apparition d'un « 1 » sur la ligne de transfert, un zéro binaire apparaît sur P et un « un » arrive sur CLR. La première bascule se trouve à l'état travail.

Les sorties parallèles sont reliées en permanence aux sorties des quatre bascules.

### Registre à décalage bi-directionnel

Un même registre à décalage peut fonctionner soit

vers la droite, soit vers la gauche, il suffit d'y adjoindre un dispositif de commutation (fig. 17). Chaque bistable a son entrée connectée à un commutateur deux positions. Sur la position haute, le registre est à décalage vers la droite. L'information binaire passe successivement du bistable n° 1 au bistable n° 4.

Sur la position basse du commutateur, le registre est à décalage vers la gauche. Les signaux vont successivement dans les bistables 4, 3, 2 et 1, en passant par la ligne dessinée en pointillé.

Ce commutateur n'est évidemment pas mécanique, c'est un circuit digital (XOR) commandé par un signal X (fig. 18). L'état logique de

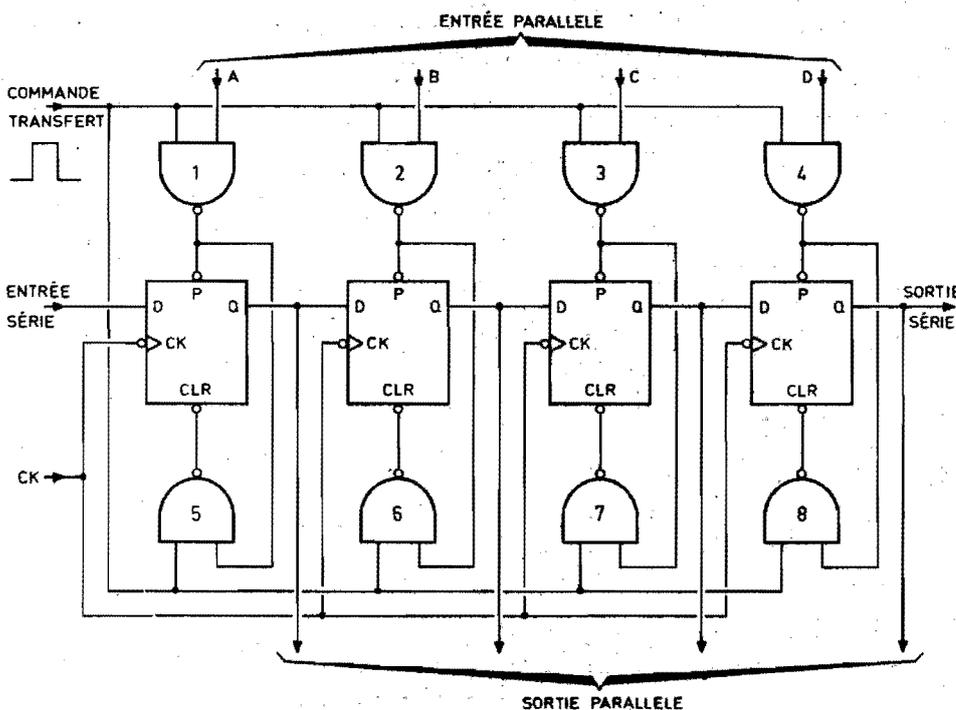


Fig. 16. - Registre à décalage présentant des entrées et des sorties séries et parallèles.

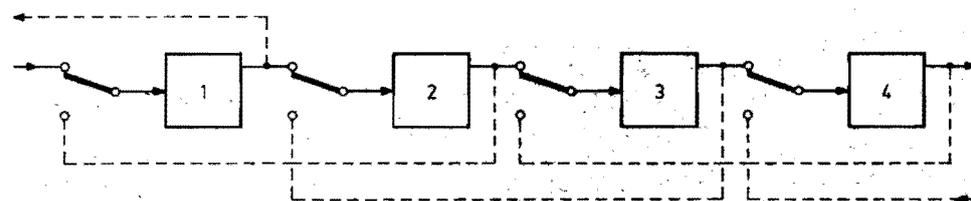


Fig. 17. - Schéma de principe d'un registre à décalage bi-directionnel.

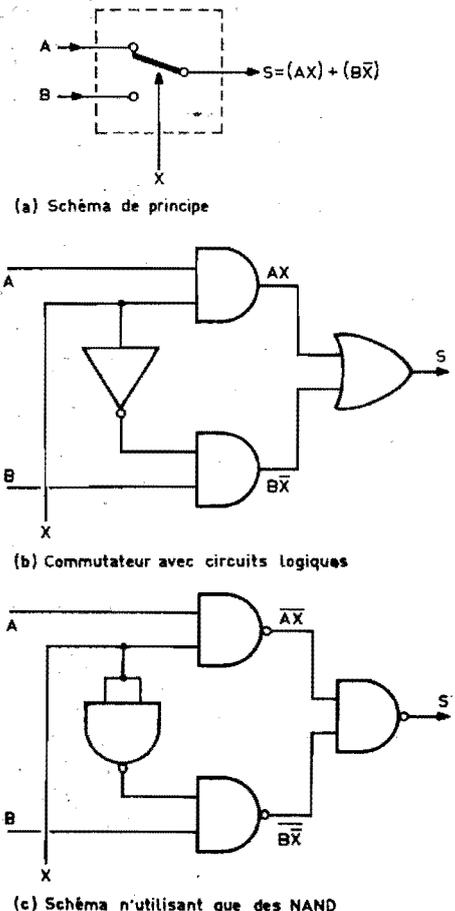


Fig. 18. - a) Schéma de principe ; b) Commutateur avec circuits logiques ; c) Schéma n'utilisant que des NAND. Commutateur du registre à décalage bi-directionnel.

sortie est donné par la relation :  $S = (AX) + (B\bar{X})$ . Si  $X = 0, \bar{X} = 1$ , on obtient à la sortie :  $A \cdot 0 + B \cdot 1$  soit  $S = B$ . Si  $X = 1, \bar{X} = 0$ , on a  $S = A$ .

Ce commutateur peut aussi être réalisable avec des NAND. On obtient à la sortie :  $A\bar{X} \cdot B\bar{X}$  soit  $AX + BX$ .

### Registre à décalage utilisé pour la multiplication ou la division

Si on décale un nombre binaire d'un rang vers la droite, on divise son équivalent décimal par deux. En décalant au contraire ce nombre binaire d'un rang vers la gauche, on multiplie son équivalent décimal par deux.

Considérons l'équivalent binaire de 6, cette valeur est enregistrée dans un registre à décalage (fig. 19). Si nous

décalons le tout une fois vers la droite nous avons bien une division par deux, puisque :  $2 + 1 = 3$ . Un décalage d'un rang vers la gauche donne une multiplication par 2, puisque  $(1100)_2 = 12$ .

En prenant maintenant la quantité binaire  $(1111)_2$  avec le même registre, toute opération entraîne un débordement. Il faut alors adjoindre deux autres registres (fig. 20). Un décalage vers la droite divisera bien la quantité par deux :  $(4 + 2 + 1 + 1/2) = 7,5$ . Deux décalages vers la gauche correspondent à une multiplication par 4 ( $32 + 16 + 8 + 4 = 60$ ).

Encore un exemple. Pour multiplier par 3 le contenu du registre de la figure 20(a), ce qui donnerait 45 en décimal, il faut premièrement envoyer au registre A de l'additionneur le contenu de notre registre :  $(1111)_2$ . Ensuite par un décalage une fois vers la gauche on obtient  $(11110)_2$

soit  $(30)_{10}$ . Ce résultat partiel est envoyé au registre B de l'additionneur. Il ne reste plus qu'à recueillir à la sortie de l'additionneur le résultat soit  $(101101)_2$  soit  $(45)_{10}$ . Il va de soit que cet additionneur doit avoir une capacité d'au moins 6 bits.

### Compteur en anneau

C'est une application directe des registres à décalage. Nous pouvons facilement le réaliser avec le montage de la figure 15. Il suffit de brancher la sortie de la dernière bascule à l'entrée de la première. Avant d'appliquer le signal CK, qui peut en l'occurrence être remplacé par une commande manuelle à travers un circuit anti-rebonds, il est nécessaire de mettre à l'état 1 la dernière bascule, et à l'état zéro les autres. La première impulsion de CK fait passer à l'état 1 la

première bascule tandis que les autres sont à l'état zéro. Les impulsions suivantes de CK font passer ce « un » successivement sur chaque bascule. Le schéma de base, ainsi que sa table de vérité, sont donnés figure 21. Ce compteur, composé de 5 bascules, peut compter jusqu'à 5. Il y a ambiguïté sur le fait qu'au départ, le voyant de la dernière bascule est allumé. Un comptage décimal est réalisé avec 10 bascules.

### Compteur de Regener

Ce compteur porte le nom de celui qui l'a inventé et appliqué le premier. Il est le plus souvent appelé « compteur Johnson » et les américains lui donnent aussi le nom de « twisted-ring » « switched tail » ou « Moebius counter ».

Ce compteur diffère du précédent par le fait que ce

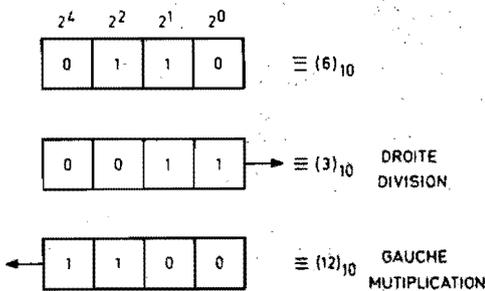


Fig. 19. — Utilisation pour les calculs arithmétiques.

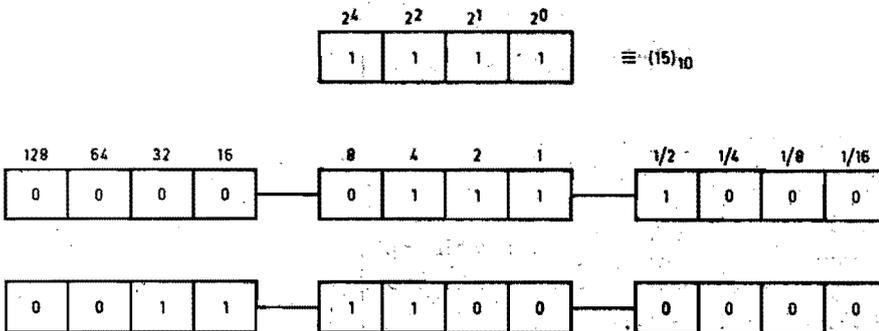
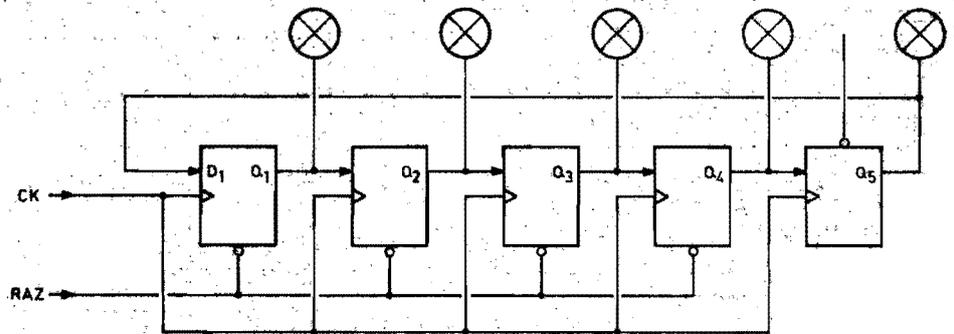
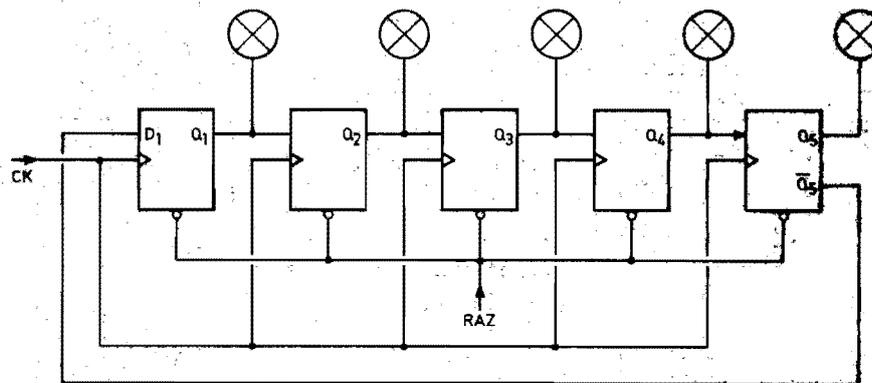


Fig. 20. — On évite le débordement par l'adjonction d'autres registres.



	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	Q <sub>4</sub>	Q <sub>5</sub>
Etat initial	0	0	0	0	1
1 <sup>ere</sup> impulsion	1	0	0	0	0
2 <sup>eme</sup> //	0	1	0	0	0
3 <sup>eme</sup> //	0	0	1	0	0
4 <sup>eme</sup> //	0	0	0	1	0
5 <sup>eme</sup> //	0	0	0	0	1

Fig. 21. — Compteur en anneau classique et sa table de vérité.



	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	Q <sub>4</sub>	Q <sub>5</sub>
état initial	0	0	0	0	0
impulsion n° 1	1	0	0	0	0
impulsion n° 2	1	1	0	0	0
impulsion n° 3	1	1	1	0	0
impulsion n° 4	1	1	1	1	0
impulsion n° 5	1	1	1	1	1
impulsion n° 6	0	1	1	1	1
impulsion n° 7	0	0	1	1	1
impulsion n° 8	0	0	0	1	1
impulsion n° 9	0	0	0	0	1
impulsion n° 10	0	0	0	0	0

Fig. 22. — Compteur de Regener et sa table de vérité.

## Sélection de registres à décalage intégrés

entrée	sortie	capacité	type
SERIE	PARALLELE	8 bits	74164
SERIE	SERIE	8 bits 4 bits	7491 7494
PARALLELE	PARALLELE	4 bits 5 bits 8 bits 4 bits 8 bits	74195 7496 74199 74194 74198
PARALLELE	SERIE	8 bits	74165 74166

bidirectionnels

n'est pas la sortie  $Q$ , mais la sortie  $\bar{Q}$  de la dernière bascule qui est reliée à l'entrée de la première.

On remet initialement toutes les bascules à zéro, la sortie  $\bar{Q}$  de la dernière est alors à l'état haut. A chaque impulsion reçue, les étages basculent successivement puis rebasculeront à nouveau. Le schéma de base et la table de vérité sont donnés figure 22. Ce compteur, composé de 5 bascules, peut compter jusqu'à 10.

Ces compteurs seront expérimentés avec le schéma de la figure 15. Pour réaliser le compteur en anneau classique, la sortie (broche 5 du dernier circuit) est connectée à l'entrée du montage (broche 2 du premier circuit intégré). On déconnecte de la ligne RAZ la broche n° 1 du dernier circuit ; et la dernière bascule est mise à l'état travail en branchant temporairement la broche 4 à la masse. Le compteur est prêt, il comptera les impulsions appliquées aux entrées CK.

Pour réaliser le compteur de Regener, toutes les commandes CLR (ou R) doivent rester branchées à la ligne RAZ. L'entrée du registre à décalage doit être connectée à la sortie  $\bar{Q}$  de la dernière bascule (broche 6 du dernier circuit intégré).

## Registres à décalage intégrés

Le tableau ci-contre donne une sélection de registres à décalage intégrés TTL.

J.-B. P.